

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-342478

(43)Date of publication of application : 13.12.1994

(51)Int.Cl.

G06K 7/10

G06K 7/00

(21)Application number : 03-299981

(71)Applicant : GOLD STAR CO LTD

(22)Date of filing : 02.09.1991

(72)Inventor : LEE KI H

(30)Priority

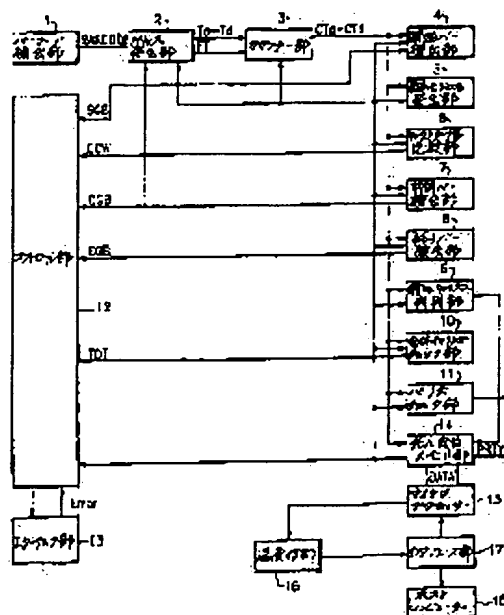
Priority number : 90 9013805 Priority date : 01.09.1990 Priority country : KR

(54) BAR CODE INFORMATION RECOGNITION PROCESSING METHOD

(57)Abstract:

PURPOSE: To eliminate the erroneous read of bar code information by performing the comparative analytical processing of bar code relating data in terms of a software.

CONSTITUTION: A microprocessor 15 checks parity discrimination signals PRT inputted to ports P0-P7 synchronized with the clock pulses of a pulse generation part, then, successively stores the count signals CTa-CTc of a counter part 3, the count signals CTa+CTc of a character width comparison part 6 for indicating the total length of one character and the bits '1' and '0' of the similar character discrimination signals VAMB of a similar character discrimination part 9 in an accumulator and thereafter, obtains the shares M1-M3 of the following characters by respectively dividing the count signals CTa+CTc for indicating the total length of the character by the count signals CTa-CTc. In such a manner, after decoding the data of a bar code outputted from a FIFO memory part 14 to information provided in the bar code data in the microprocessor 15, they are outputted through a transmission/reception part 16.



LEGAL STATUS

[Date of request for examination] 25.06.1993

[Date of sending the examiner's decision of rejection] 04.11.1997

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

【特許請求の範囲】

【請求項1】 バーコード読み取りディコーダシステムの先入先出メモリ部(14)から順次的に出力されるパリティ判別信号(PRT)、一つのキャラクターのカウンツ信号(CTa, CTb, CTc)、一つのキャラクターの総長さを表わすカウンツ信号(CTa+CTc)、及び類似キャラクター判別信号(VAMB)とをマイクロプロセッサ(15)から受けて累算器に順次貯蔵し、その後上記キャラクターの総長さを表わすカウンツ信号(CTa+CTc)を上記カウンツ信号(CTa), (CTb), (CTc)に夫々分けてその持分(M1), (M2), (M3)を求めた後貯蔵し、上記持分(M1), (M2), (M3)から原来のバーコード情報を認識し、その結果による十進数のデータを送受信部(16)を通して伝送することを特徴とするバーコード情報認識処理方法。

【請求項2】 前記パリティ判別信号(PRT)が奇数パリティ状態である時、持分(M1-M3)がM1=2, M2=M3=1であり、且つ類似キャラクター判別信号(VAMB)が高電位又は低電位であるとき十進数の1又は7のデータを出し、M1=1, M2=M3=2であり、且つ上記類似キャラクター判別信号(VAMB)が高電位又は低電位であるとき十進数の2又は8のデータを出し、M1=3; M2=2であれば十進数の0のデータを、M1=2, M2=M3であれば十進数の9のデータを、M1=1, M2=3であれば十進数の6のデータを、M1=3, M2=1であれば十進数の3のデータを夫々出し、上記以外の場合には十進数の5のデータを出し、送受信部(16)とインタフェース部(17)とを通し前記データを伝送することを特徴とする請求項1に記載のバーコード情報認識処理方法。

【請求項3】 前記パリティ判別信号(PRT)が偶数パリティ状態である時、持分(M1-M3)がM1=M2=1, M3=2であり、且つ類似キャラクター判別信号(VAMB)が高電位又は低電位であるとき、十進数の1又は7のデータを出し、M1=M2=2, M3=1であり、且つ類似キャラクター判別信号(VAMB)が高電位又は低電位であるとき十進数の2又は8のデータを出し、M1=1, M2=2であれば十進数の0のデータを、M1=1, M2=3であれば十進数の9のデータを、M1=1, M2=3であれば十進数の6のデータを、M1=M2=1, M3=3であれば十進数の3のデータを、M1=3, M2=1であれば十進数の4のデータを夫々出し、上記以外の場合には十進数の5のデータを出し、送受信部及びインタフェースを通してホストコンピュータに上記データを伝送することを特徴とする請求項1に記載のバーコード情報認識方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はバーコード読み取り機(Barcode reader)に係るもので、詳しくはデルタディスタンス(Delta distance)方式を利用してバーコード関連データを先入先出(FIFO)メモリから受け、マイクロプロセッサでソフトウェア的に処理した後直列通信インタフェース部を通してホストコンピュータに正確に伝送し得るようにしたバーコード情報認識処理方法に関するものである。

【0002】

【従来の技術】 図10は従来のバーコード読み取りディコーダシステムブロック図で、図面に示したように、バーコードから反射されて出て来る光信号を電気的信号であるデジタル信号に変換させるスロット走査部101と、上記スロット走査部101から発生されたデジタル信号の間隔を2進数でカウンツするバーコード間隔カウンツ制御部102と、上記バーコード間隔カウンツ制御部102から出力されたバーコードのデジタル信号を貯蔵すると共にその貯蔵されたデータをパルス発生部104から発生されたクロックパルスに同期させて出力する先入先出(FIFO)メモリ部103と、上記先入先出メモリ部から出力されたデータをディコーディングして出力するディコーダ部105と、上記ディコーダ部105から出力されたデータの中からバーコードの正常データを分離するフレーム制御部106と、上記フレーム制御部106から出力されたバーコードのデータを検索して処理すると共にバーコードがスロット走査部101により読まれる位置に来ているかを決定する為に走査制御部108を通してスロット走査部101を制御するマイクロプロセッサ107と、上記マイクロプロセッサ107から出力された正常のバーコードをホストコンピュータ110にインタフェースするインタフェースアダプター109とにより従来のバーコードデコーダシステムが構成されていた。

【0003】 そして、このように構成された従来のバーコード読み取りディコーダの動作を説明すると次の通りである。即ち、スロット走査部101は、マイクロプロセッサ107の制御を受ける走査制御部108の制御信号によりバーコードから反射して来た光信号を電気的信号に変換し、よって、スペースからバーに遷移するスペース/バー遷移信号STV*と、バーからスペースに遷移するバー/スペース遷移信号RTV*のデジタルパルスとを発生し、バーコード間隔カウンツ制御部102に印加する。この時、そのバーコード間隔カウンツ制御部102はスペース/バー遷移信号STV*とバー/スペース遷移信号RTV*との時間間隔を2進数でカウンツして先入先出メモリ部103に貯蔵する。

【0004】 スロット走査部101から出力された信号STV*・RTV*によってバーコードカウンツ制御

3

部102が停止され、バーは“1”、スペースは“0”を表わす信号VIDと共に上記スペース／バー遷移信号STV*とバー／スペース遷移信号RTV*との時間間隔カウント信号を先入先出メモリ部103に出力する。この時点でバーコード間隔カウンター制御部102はリセットされ、次のバーコード信号がカウントされる。

【0005】上記先入先出メモリ部103に貯蔵されたデータはパルス発生部104から出力されたクロックパルスによって同期され、ディコーダー部105に出力されると共にバーコードの間隔幅を表わす11ビット2進データと、間隔がバーであるかスペースであるかを表わす信号VID、及びクロックパルスCLKとがディコーダー部105に出力される。よって、ディコーダー部105では上記先入先出メモリ部103から出力されたデータにより十進数文字を表わすBCDビットとバーコードの左側、右側マージン(Margin)、センターバンド、エラー等を表わす4個のBCDビットを出力する。即ち、バーコードの間隔がバーであるか、又はスペースであるかを表わすマークMARK信号と、3個の

【0006】フレーム制御部106はマイクロプロセッサ107から出力されるリード信号RD及びライト信号WRによりディコーダー部105から出力された信号の中でバーコードに該当でないデータと適当なデータとに分離してマイクロプロセッサ107に印加する。マイクロプロセッサ107はバーコードがスロット走査部101によって読まれる位置に来ているかを決定する為に走査制御部108を通してスロット走査部101を調整し、それから出力された信号が走査制御部108を通して入力されるとフレーム制御部106を検索する。この時、フレーム制御部106から分離されたバーコードデータが印加されると、そのバーコードデータが適当なバーコードであるかを決定する為に訂正(Correction)分析とモジュールテンチェック(Module Ten Check)をし、適当なバーコードをインターフェースアダプター109を通してホストコンピュータ110に伝送する。

【0007】

【発明が解決しようとする課題】然るに、このような従来のバーコード読み取りディコーダーシステムにおいては、スロット走査部から出力されたスペース／バー遷移信号STV*とバー／スペース遷移信号RTV*とを利用してスペースとバーとを直接カウントするため、バーコード印刷過程でバーコードにインクのにじみ現象が発生するような場合にはバーコードを読み取る信頼性に問

4

題があった。また、ディコーダー部及びそのディコーダー部の出力信号を処理してホストコンピュータに伝送する為の回路等が複雑に構成されているので全体の回路が煩雑になり、高速にバーコードを走査する場合にエラーが発生し易いという欠点があった。

【0008】

【課題を解決するための手段】本発明の目的は、デルタ・ディスタンス方式によって検出されて先入先出メモリに貯蔵されたバーコード関連データをマイクロプロセッサに入力させ、その入力されたバーコード関連データを処理した後インターフェース回路を通してホストコンピュータに正確に伝送し得るようにしたバーコード情報認識処理方法を提供しようとするものである。

【0009】本発明の目的は、バーコードから反射された光信号を検出してディジタル信号に変換し、そのディジタル信号が高電位から低電位、及び低電位から高電位に変わる度毎にトグルされるトグル信号を発生すると共に上記2種類のトグル信号と反対のトグル信号を発生し、それらトグル信号の幅を夫々カウントし、そのカウント信号を利用してバーコードのデータ読み取りに必要な各種信号を検出して先入先出メモリに貯蔵し、その先入先出メモリに貯蔵されたバーコード関連データをマイクロプロセッサに入力してソフトウェア的に処理した後、直列通信インターフェース回路を通してホストコンピュータに伝送することによって達成される。

【0010】

【実施例】以下、本発明の実施例に関し図面を用いて詳細に説明する。図1は本発明に係るバーコード読み取りディコーダーシステムブロック図である。図面に示すように、バーコードから反射された光信号を検出してディジタル信号に変換するバーコード検出部1と、該バーコード検出部1から出力されたディジタル信号がハイ(高電位)からロー(低電位)に変わる時、及びローからハイに変わる度毎にトグルされるトグル信号Ta、Tbと、そのトグル信号Ta、Tbと反対のトグル信号Tc、Tdを発生するパルス発生部2と、該パルス発生部2から出力されたトグル信号Ta-Tdの幅をカウントしてそのカウント信号CTa-CTdを出力するカウンター部3と、該カウンター部3のカウント信号からバーコードの開始信号である開始バー(Start Guard Bar)をチェックして開始バー信号を出力する開始バー検出部4と、上記開始バー信号SGBが検出された時、一つのモジュールに対する上記カウンター部3のカウント信号の倍数値を持つ基本モジュールを生成する基本モジュール発生部5と、上記カウンター部3から一つのキャラクターに対する信号が入力された時、上記基本モジュール発生部5から出力された基本モジュールを利用して7モジュールで構成された正当なキャラクターであるかをチェックしてキャラクタ幅比較信号CWを出力するキャラクター幅比較部6と、上記カウンター部3のカウ

5

ンター信号からバーコードの中間信号である中間バー
(Center Guard Bar)をチェックして
中間バー信号CGBを出力する中間バー検出部7と、上
記カウンタ部3のカウント信号からバーコードの終り
信号である終りバー(End Guard Bar)を
チェックしてバーコードが終ったという終りバー信号E
DBを出力する終りバー検出部8と、キャラクター認識
でエラーを防止するために、上記カウンタ部3からの
隣接したスペースとバーとを合わせたモジュールのカウ
ンタ値及び隣接したバーとスペースとを合わせたモジ
ュールのカウンタ値を区別する判別信号を先入先出
(FIFO)メモリー部14に出力する類似キャラクタ
ー判別部9と、上記カウンタ部3から出力された中間
バーの左側及び・右側に同じ数のキャラクターがあるか
をチェックして全体(total)キャラクター信号T
QTを出力する全体キャラクターチェック部10と、上
記カウンタ部3から出力されたキャラクターがバーコ
ードの中間バーの左側から入力されたのか右側から入力
されたのかをチェックして、先入先出メモリー部14へ
奇数パリティ又は、偶数パリティを出力するパリティチ
ェック部11と、上記開始バー検出部4、キャラクター
幅比較部6からの出力をチェックして上記パリティチ
ェック部11、カウンタ部3及び類似キャラクター判別
部9の出力を先入先出メモリー部14に貯蔵し、終りバ
ー検出部8及び全体キャラクターチェック部10の出力
をチェックして先入先出メモリー部14のデータが出力
されるのを制御するコントロール部12と、上記全体
キャラクターチェック部10から出力された全体キャラ
クター信号TOTをコントロール部12を通して入力さ
せエラーをチェックするエラーチェック部13と、上記
先入先出メモリー部14から出力されるパリティ信号P
RT、カウント信号CTa-CTc、全体キャラクタ信
号TOT及び類似キャラクター判別信号VAMBを受け
原来のバーコード情報に信号処理するマイクロプロセッ
サー15と、該マイクロプロセッサ15の出力デー
ターをホストコンピューター18へ伝送する送受信部16
及びインターフェース部17とを備える。

【0011】図2は図1に示したマイクロプロセッサ
と非同期式送受信部の詳細回路図である。図に示すよう
に、上記先入先出メモリー部14から出力されたデータ
をパルス発生部19のクロックパルスに同期させて当該
バーコードが持っている情報を処理した後、並列に伝送
するマイクロプロセッサ15と、上記パルス発生部19
のクロックパルスを分周して出力する分周器20と、
該分周器20から出力されるクロックパルスによって同
期されて上記マイクロプロセッサ15から伝送された
並列データを直列に伝送する送受信部16と、該送受
信部16から伝送された直列データをインターフェ
ース部17に伝送するナンドゲートNAND1-NAND
3でなるロジック部21と、上記ホストコンピューター

6

18から出力されて上記インタフェース部17を通った
信号を上記送受信部16に伝送するインバータゲイト
I1-I4でなるバッファ部22とを備えて、マイク
ロプロセッサと非同期式送受信部の回路が構成されて
いる。図中未説明符号13はインバータゲイトを示し
たものである。

【0012】図5は本発明で使用するバーコードの構
成例である。図に示すように、バーコードで単位になる
バー“1”及びスペース“0”をモジュールと言うが、
最初の11個以上の左側バーコードの左側には、左側マ
ージン(Margin)LMがあり、その隣りにバーコ
ードの開始を表わす開始バーSBがあり、続いて7個の
モジュールで構成される左側のキャラクターL、CHが
ある。次いで中央部位に中間バーが表わされ、右側にキ
ャクターR、CH、バーコードの終りを表わす終りバ
ーEB、そして7個以上の右側バーコードの右側マ
ージンRMで表わされる。

【0013】更に、一つのキャラクターは2個のスペ
ースと2個のバーとで表わされるが、中間バーCBの左側
ではスペース、バー、スペース、バーの順序で表わさ
れ、右側ではバー、スペース、バー、スペースの順序で
表わされ、バーコードの左右のどの方向からでも走査が
可能になっている。上記において、開始バーSBは1,
0, 1であり、中間バーCBは0, 1, 0, 1, 0であ
り、終りバーEBは1, 0, 1のモジュールで構成され
ている。

【0014】このように構成された本発明に係るバー
コード情報認識処理方法を以下に詳細に説明する。バー
コードから反射された光信号はバーコード検出部1で検
出された後、ディジタル信号に変換されパルス発生部2
に印加される。そのパルス発生部2ではバーコード信号
が高電位“1”から低電位“0”に変る度毎にトグルさ
れるトグル信号Ta、及びそのトグル信号Taと反対の
トグル信号Tcが生成され、出力される。またバーコ
ード信号が低電位“0”から高電位“1”に変る度毎にト
グルされるトグル信号Tb、そしてTbと反対のトグル
信号Tdが生成されて出力される。

【0015】例えば、バーコードを左側からスキャンす
ると、バーコード検出部1では、図6(A)に図示され
るようなディジタル信号が出力される。パルス発生部2
では図6の(A)に図示されるように各々、トグル信号
Ta、Tb、Tcが発生して出力される。バーコードを右
側から走査するとバーコード検出部1では、図6(B)
に図示されるようなディジタル信号が出力される。パル
ス発生部2ではその図6(B)に図示されるようなトグ
ル信号Tc、Tb、Taが発生されて出力される。且つ
また、上記トグル信号Ta、Tb、Tcが高電位から低
電位に変わる度毎にインパルス信号FTa-FTcが発
生されて出力される。

【0016】上記トグル信号Ta、Tb、Tcはカウ

7

ター部3に印加され、よって、そのカウンタ部3ではそのカウント信号CTa-CTcの幅をカウントして夫々の次のトグル信号のカウントが終るまで記憶する。その記憶されたカウント信号CTa-CTcは夫々8ビットで出力され、開始バー検出部4等に印加される。この時、開始バー検出部4は上記カウント信号CTa-CTcから開始バーSBを検出して開始バー信号SGBをコントロール部12に印加する。これにより、コントロール部12はシステム全体を制御する。

【0017】上記開始バー検出部4で開始バー信号SGBが検出されると、基本モジュール発生部5はカウンタ部3のカウント信号CTa, CTb, CTcを乗算及び加算させて基本モジュール等4MOD, 6MOD, 8MOD, 10MODを作って出力し、キャラクター幅比較部6はカウンタ部3のカウント信号CTa-CTcから一つのキャラクターL, CHが読まれる度毎にそのカウンタ部3のカウント信号CTa, CTcを加算して一つのキャラクターの長さを求め、そのキャラクターが7モジュールで構成された正当なキャラクターであるかを基本モジュール発生部5から出力された基本モジュール等6MOD, 8MODと比較する。正当なキャラクターと判断されると、キャラクター幅比較信号CCWをコントロール部12に印加する。即ち、カウンタ部3のカウント信号CTa-CTcを加算して求めた一つのキャラクターが7モジュールであって、基本モジュール6MODと基本モジュール8MODとの間にある場合、正当なキャラクターと判断し、キャラクター幅比較信号CCWを出力する。これにより中間バー検出部7は、0, 1, 0, 1, 0の中間バーCBが入ったかをカウンタ部3のカウント信号CTa-CTcから検出する。

【0018】中間バーCBが検出されるとコントロール部12に中間バー信号CCBを出力すると共に、パルス発生部2に出力して該パルス発生部2でバーコード信号を反転させる。これは中間バーの左側と右側が、互いに反転されたキャラクター体系を持つので、そのバーコード信号を反転させて互に同じ構造を持つようにする為である。これにより効率的に回路を構成することが出来る。

【0019】その後、一連のキャラクター等が終ると、終りバー検出部8ではカウンタ部3から1, 0, 1の終りバーEBが入力されるかを検出する。終りバーEBが検出されると、バーコードが終ったことを知らせる終りバー信号EGBをコントロール部12に出力する。

【0020】図3はバーコードを左側から走査した場合のバーコード検出部1の出力波形によるパルス発生部2の出力波形の例である。図に示すように、バーコードの十進数の0-9に対応するカウンタ部3のカウント信号CTa-CTcは、図3の(A)から(J)に示したように出力される。

8

【0021】図4はバーコードを右側から走査したとき、バーコード検出部1の出力波形に従うパルス発生部2の出力波形の例である。バーコードと対応する十進数0-9を示すもので、カウンタ部3のカウント信号CTa-CTcは図4(A)から(J)に示したように出力される。この図3及び図4のカウント信号CTa-CTcを表で示すと表1のようになる。

【0022】

【表1】

10進数	LCH			RCH		
	CTa	CTb	CTc	CTa	CTb	CTc
0	5	3	2	2	3	5
1	4	4	3	3	4	4
2	3	3	4	4	3	3
3	5	5	2	2	5	5
4	2	4	5	5	4	2
5	3	5	4	4	5	3
6	2	2	5	5	2	2
7	4	4	3	3	4	4
8	3	3	4	4	3	3
9	4	2	3	3	2	4

【0023】図3の(B)及び(H)からわかるように、十進数“1”と“7”に対するカウント信号CTa, CTb, CTcは4, 4, 3となって互いに同じであり、図3の(C)及び(I)でわかるように十進数“2”と“8”に対するカウント信号CTa, CTb, CTcは3, 3, 4となって互いに同じである。従って“1”と“7”, “2”と“8”の類似キャラクターを類似キャラクター判別部9で判別して類似判別信号VAMBを先入先出メモリ部14に印加させる。即ち、キャラクター“1”は図3の(B)に示すように、区間T1で2個のモジュール0, 0を持っており、キャラクター“7”は図3の(H)に示すように区間T2で1個のモジュール0を持っている。同様に、キャラクター“2”と“8”の場合においても図3の(C)及び(I)に示すようにキャラクター“2”は区間T3で2個のモジュール0, 0を持っており、キャラクター“8”は区間T4で1個のモジュール0を持っている。

【0024】従って、上記区間T2, T4においての1個のモジュールを類似キャラクター判別部9に構成された乗算器で夫々2個のモジュールに乗算し、且つ、区間T1, T3においての2個のモジュールは夫々4個のモジュールに乗算する。また、基本モジュール発生部5から出力された基本モジュール6MODは類似キャラクター部9の内部除算器で1/2に除算し、上記2モジュール又は4モジュールを除算器を通った3モジュールと比較器で比較して、3モジュール値よりも大きいとキャラ

クターの“1”と“7”、“2”と“8”で“1”又は“2”と判別し、3モジュール値よりも小さいとキャラクター“7”又は“8”と判別される。即ち、類似キャラクター判別部9は、2モジュール又は4モジュールを3モジュールと比較して3モジュール値よりも大きいと類似キャラクター判別信号VAMBを高電位に出力して先入先出メモリー部14に印加し、反対に3モジュール値よりも小さいと低電位信号を先入先出メモリー部14に印加する。

【0025】また、全体キャラクターチェック部10は、カウンタ部3のカウント信号CTa-CTcから一つのキャラクターが終る度毎にカウントを進め、中間バー0, 1, 0, 1, 0の左側及び・右側にある同じ数のキャラクターがカウンタ部3から感知されたかを確認し、等しくなければ、その結果をコントロール部12を通してエラーチェック部13に印加してエラー信号を発生させる。

【0026】パリティチェック部11はバーコードが中間バー0, 1, 0, 1, 0の左側から入力されたか、又は右側から入力されたかを判別してその結果を先入先出メモリー部14に印加する。即ち、パリティチェック部11はカウンタ部3のカウント信号CTa, CTb, CTcを合算した後、その合算されたカウント信号CTa+CTb+CTcを基本モジュール発生部5から出力される基本モジュール4MOD, 6MOD, 8MOD, 10MODと比較し、いずれか一つと等しければ偶数パリティ判別信号PRTを先入先出メモリー部14に出力してバーコードの左側から読まれたということを表わす。反対に、等しくなければ奇数パリティ判別信号PR

*CTa+CTc

$$\text{。即ち、} M_1 = \frac{CTa}{CTa+CTc}, M_2 = \frac{CTb}{CTa+CTc}, M_3 = \frac{CTc}{CTa+CTc}$$

で求めてその持分M₁, M₂, M₃を貯蔵する。

【0030】以後、上記パリティ判別信号PRTが右側から読んだということを表わす奇数パリティ状態、即ち低電位状態では上記持分がM₁=2, M₂=M₃=1であり類似キャラクター判別信号VAMBのビットが1であれば、キャラクターを十進数1のデータで出力する。類似キャラクター判別信号VAMBのビットが0であれば、キャラクターを十進数7のデータを、出力する。且つ、同様にM₁=1, M₂=M₃=2であり、類似キャラクター判別信号VAMBのビットが1であれば、キャラクターを十進数2のデータで出力し、類似キャラクター判別信号VAMBのビットが0であれば、キャラクターを十進数8のデータで出力する。また、M₁=3, M₂=2であれば、キャラクターを十進数0(zero)のデータで出力するが、この時、十進数0は類似キャラクターではないので、類似キャラクター判別信号VAM

*Tを出力してバーコードの右側から読まれたということを表わす。

【0027】そして、コントロール部12では開始バー検出部4から開始バー信号SGBを受けてシステムを制御し、キャラクター幅比較部6からキャラクター幅比較信号CCWを受けて正当なキャラクターと認めた場合、パリティ判別信号PRT、キャラクターを構成するカウント信号CTa-CTcと、一つのキャラクターの総長さを表わすキャラクター幅比較部6のカウント信号CTa+CTc、類似キャラクターを判別し得る類似キャラクター判別信号VAMBとを先入先出メモリー14へ入力するように制御する。

【0028】このように、終りバーまで終り、正当なバーコードが検出されるとコントロール部12は先入先出メモリー部14に貯蔵されたデータ等をマイクロプロセッサ15のポートP₀-P₇に印加し、図7から図9に示すフローチャートの過程を遂行する。

【0029】このとき、マイクロプロセッサ15はパルス発生部19のクロックパルスに同期されてポートP₀-P₇に入力されたパリティ判別信号PRTをチェックした後カウンタ部3のカウント信号CTa, CTb, CTcと一つのキャラクターの総長さを表わすキャラクター幅比較部6のカウント信号CTa+CTc、及び類似キャラクター判別部9の類似キャラクター判別信号VAMBのビット1, 0を累算器(A: accumulator)へ順次貯蔵し、以後、上記キャラクターの総長さを表わすカウント信号CTa+CTcをカウント信号CTa, CTb, CTcで夫々分けてそれに従うキャラクターの持分M₁, M₂, M₃を求める

Bはチェックされない。更に、上記持分がM₁=2, M₂=3であればキャラクターを十進数の9のデータで出力し、持分がM₁=1, M₂=3であればキャラクターを十進数の6のデータで出力する。且つ、上記持分がM₁=M₂=1, M₃=3であれば十進数の4のデータを出力し、M₁=3, M₂=1であれば十進数の3のデータを出力する。上記以外の場合は、十進数の5のデータを出力する。

【0031】一方、上記パリティ判別信号PRTが左側から読まれたことを表わす偶数パリティ状態、即ち高電位状態において、上記持分がM₁=M₂=1, M₃=2であり、類似キャラクター判別信号VAMBのビットが1であるとき、キャラクターを十進数の1のデータで出力し、類似キャラクター判別信号VAMBのビットが0であればキャラクターを十進数の7のデータで出力す

11

る。且つ同様に、 $M_1 = M_2 = 2$ 、 $M_3 = 1$ であり、類似キャラクター判別信号VAMBが1であればキャラクターを十進数の2のデータで出力し、類似キャラクター判別信号VAMBが0であればキャラクターを十進数の8のデータで出力する。また、上記持分が $M_1 = 1$ 、 $M_2 = 2$ であればキャラクターを十進数の0のデータで出力し、持分が $M_1 = 1$ 、 $M_2 = 3$ であればキャラクターを十進数の9のデータで出力する。更に、持分が $M_1 = 3$ 、 $M_2 = 3$ であれば十進数の6のデータで出力し、 $M_1 = M_2 = 1$ 、 $M_3 = 3$ であればキャラクターを十進数の3のデータで出力し、更に、 $M_1 = 3$ 、 $M_2 = 1$ であればキャラクターを十進数の4のデータで出力する。上記以外の場合は、十進数の5のデータで出力する。

【0032】このように、マイクロプロセッサ15で先入先出メモリ部14から出力されたバーコードのデータを当該のバーコードデータが有する情報に復号した後、送受信部16のアドレス端子A0-A2及びチップ選択端子CS0を選択してデータ入力端子D0-D7にデータを一列に出力する。この時、送受信部16はデータ・ターミナル準備信号DTRと送信要求信号RTSとをロジック部21のナンドゲートNAND1、NAND2を介してインターフェース部17に印加してホストコンピュータ18へ出力する。これによりホストコンピュータ18はキャリアディテクトデータ信号DSO、データ準備完了信号DSR、及びデータ信号SINをインターフェース部17に印加してバッファ部22のインバータゲートI1、I2、I3を介して上記送受信部16に出力する。

【0033】送受信部16はこれを認識してマイクロプロセッサ15から出力されたバーコードのデータを出力端子Soutを通して直列にロジック部21のナンドゲートNAND3を通してインターフェース部17に印加する。インターフェース部17はその入力されたデータを直列にホストコンピュータ18へ伝送する。このようにしてデータが全て伝送されると、ホストコンピュータ18はインターフェース部17にクリア要求信号CTSを印加する。そのクリア要求信号CTSは、バッファ部22のインバータゲートI3を通して送受信部16に印加され、これにより送受信部16からマスターリセット信号MRを出力してマイクロプロセッサ15をリセットさせる。

12

【0034】ここで分周器20は、クロック発生部19のクロックを分周させて送受信部16に同期クロック信号として印加する。

【0035】

【発明の効果】以上、説明したように、本発明においては、デルタディスタンス方式を利用してバーコードのデータを検出して先入先出メモリに貯蔵し、その先入先出メモリから出力されるバーコード関連データをマイクロプロセッサでソフトウェア的に比較分析処理することによって、バーコード情報の誤読が殆ど無くなり、また、バーコードを高速にスキャンし得る効果がある。

【図面の簡単な説明】

【図1】本発明に係るバーコード読み取りデコーダシステムのブロック図である。

【図2】図1のシステムのマイクロプロセッサと非同期式送受信部との回路図である。

【図3】図1のシステムのパルス発生部の出力波形図である。

【図4】図1のシステムのパルス発生部の出力波形図である。

【図5】バーコードの構成例を示す図である。

【図6】図1のシステムのパルス発生部の出力波形図である。

【図7】本発明に係るバーコード情報認識処理方法を示すフローチャートである。

【図8】本発明に係るバーコード情報認識処理方法を示すフローチャートである。

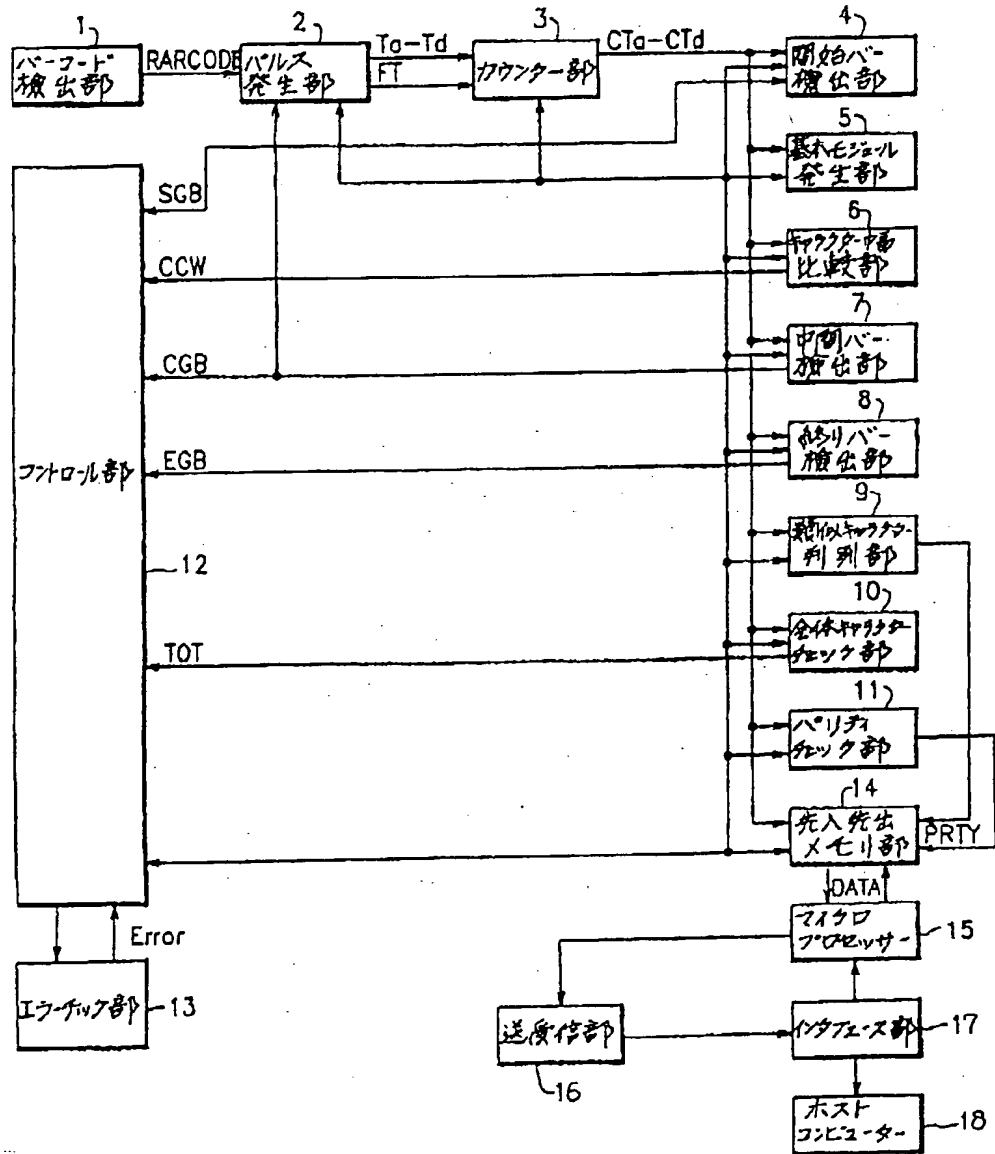
【図9】本発明に係るバーコード情報認識処理方法を示すフローチャートである。

【図10】従来のバーコード読み取りデコーダシステムのブロック図である。

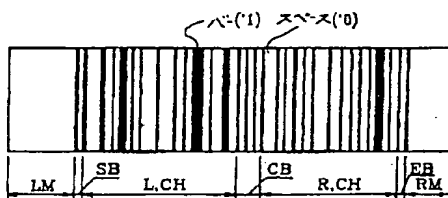
【符号の説明】

- 14…先入先出メモリ部
- 15…マイクロプロセッサ
- 16…送受信部
- 17…インターフェース部
- 19…パルス発生部
- 20…分周器
- 21…NANDゲート
- 22…インバータゲート

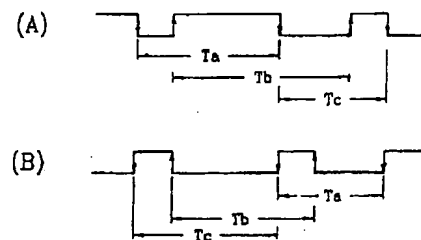
【図 1】



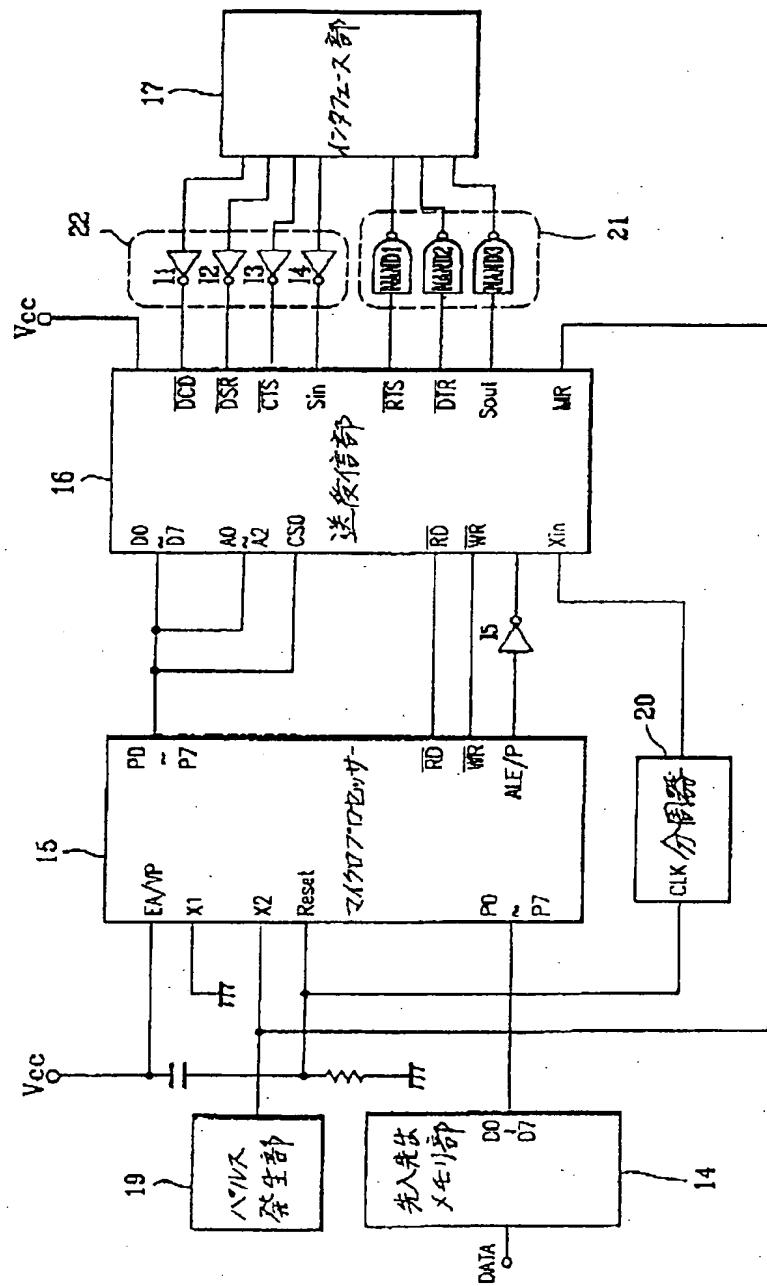
【図 5】



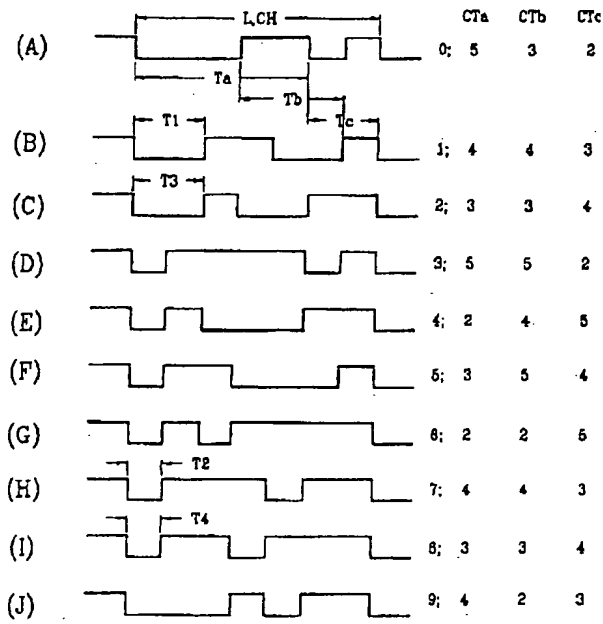
【図 6】



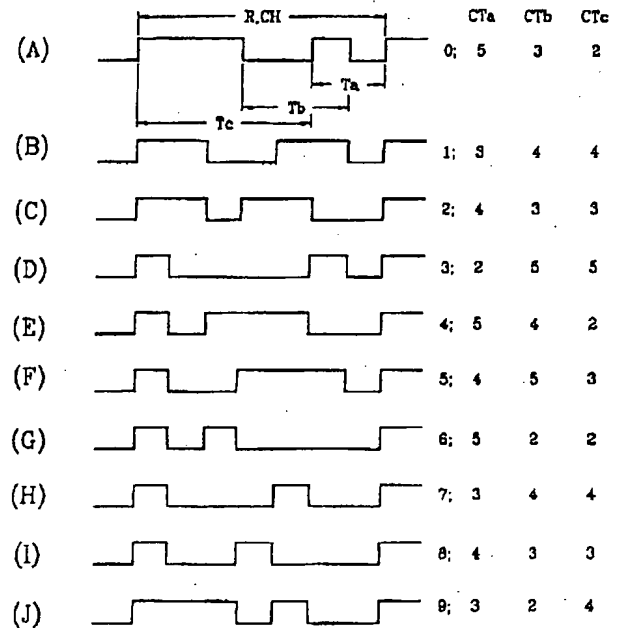
【図 2】



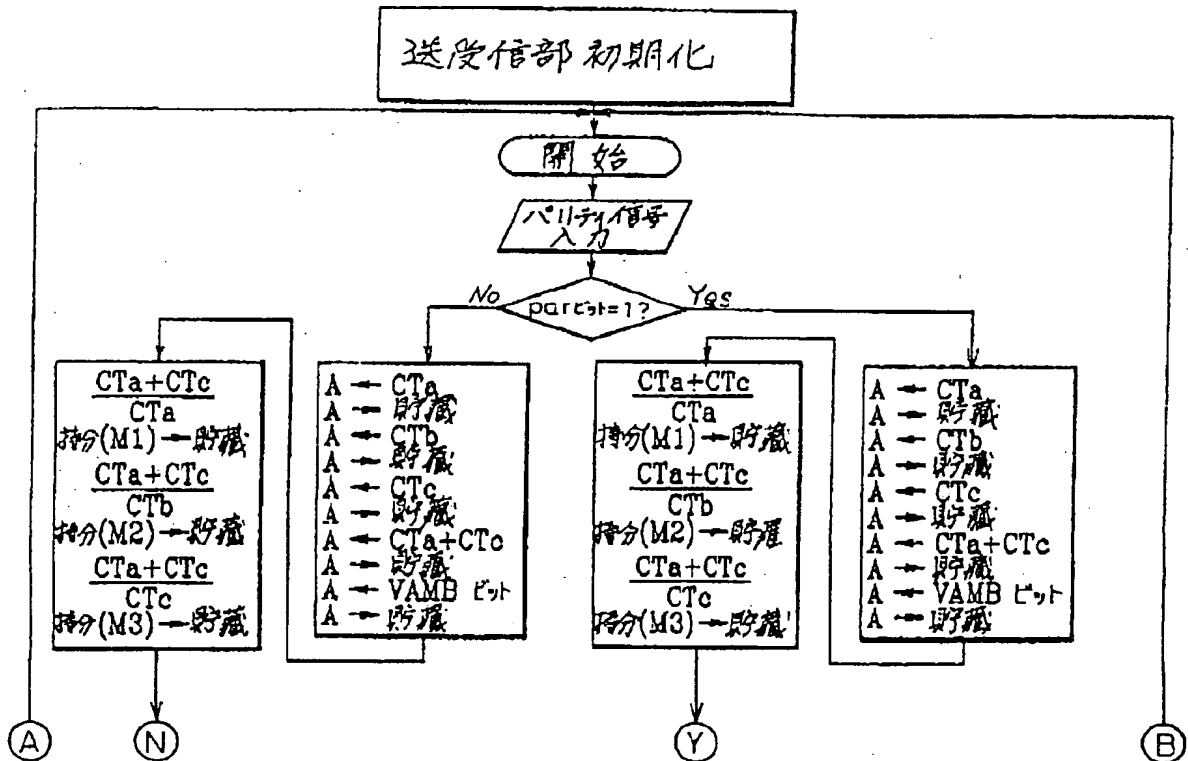
【図 3】



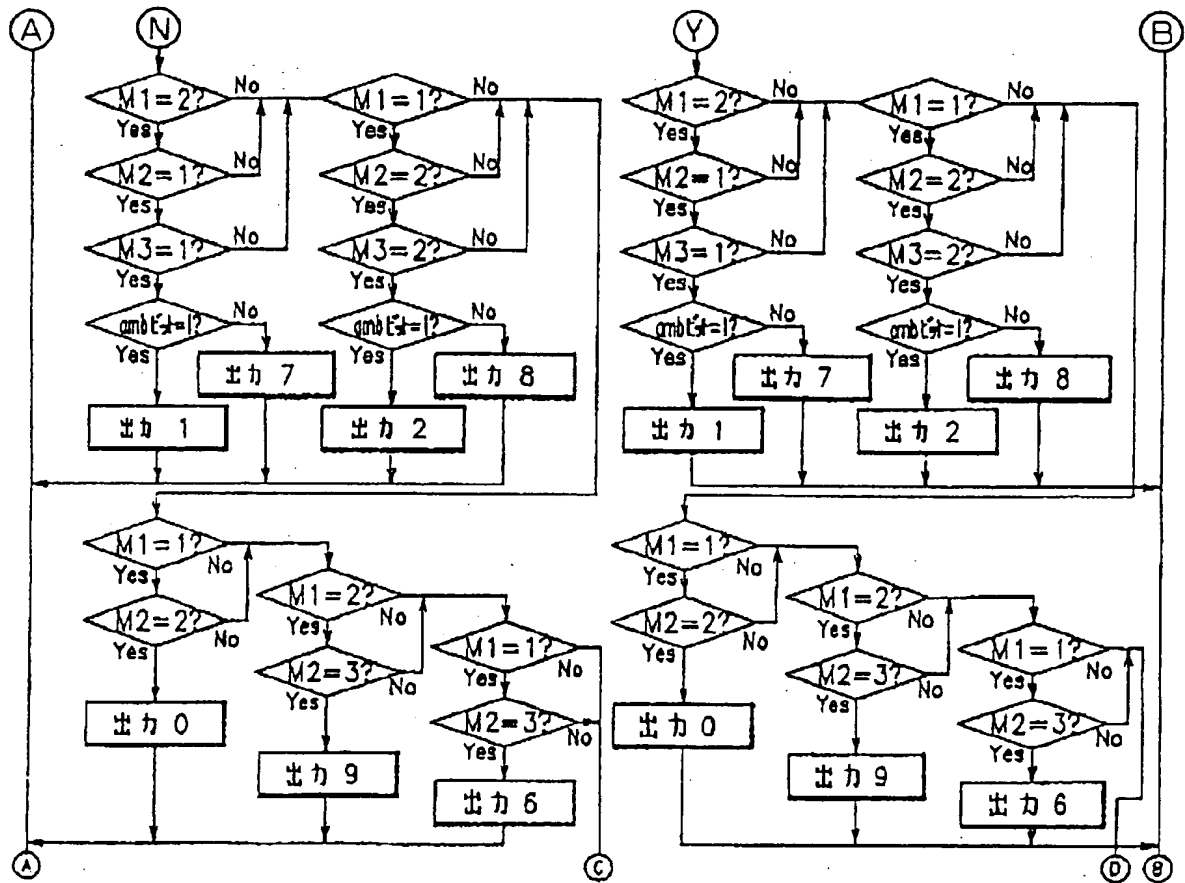
【図 4】



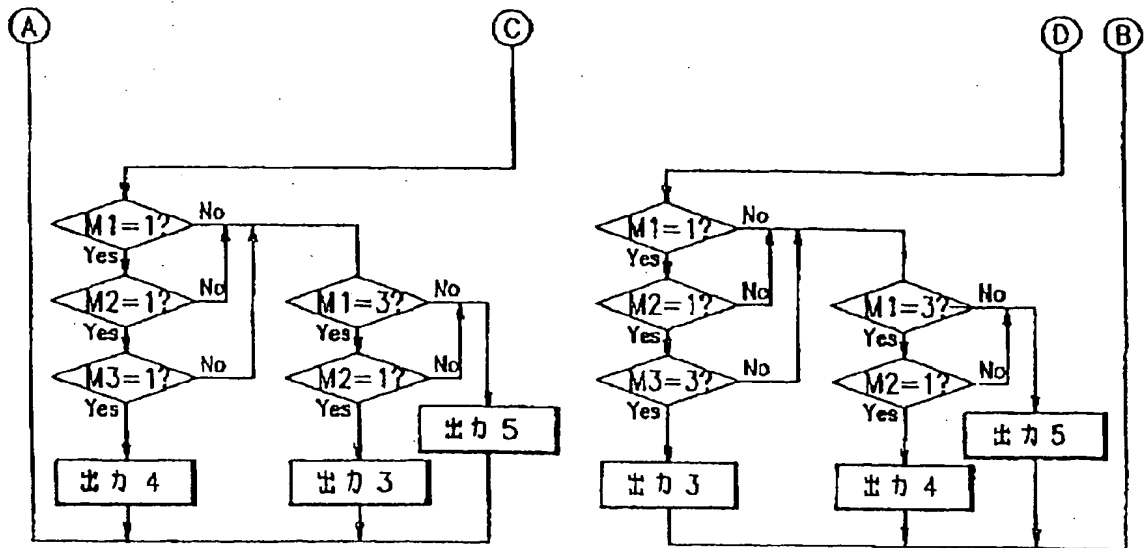
【図 7】



【図 8】



【図 9】



【図10】

